

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 06-295346

(43) Date of publication of application : 21.10.1994

(51) Int.CI. G06F 15/78
G06F 1/26

(21) Application number : 05-081578 (71) Applicant : NEC IC MICROCOMPUT SYST LTD
(22) Date of filing : 08.04.1993 (72) Inventor : YAMAGUCHI TAKAYUKI TAKATSUDO YOSHIHISA

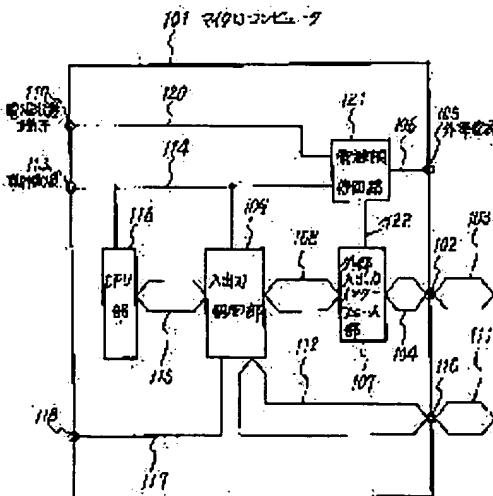
(54) MICROCOMUPUTER

(57) Abstract:

PURPOSE: To enable a microcomputer to be used for a development support device to execute I/O control even when a power supply for the development device is interrupted.

CONSTITUTION: Since the microcomputer is provided with a terminal group for executing I/O from/to the outside of the microcomputer, an external power source terminal 105, a dedicated power source terminal 113, and an arbitration circuit 121 for executing arbitration between the two power source, the microcomputer can detect the input of the external power source and execute I/O control by switching the power sources.

Thereby even when the power source of the development device is interrupted, power can be supplied from the dedicated power source side, I/O control can be executed and execution history data are obtained.



LEGAL STATUS

[Date of request for examination] 28.03.1997

[Date of sending the examiner's decision of

[rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3288114

[Date of registration] 15.03.2002

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-295346

(43)公開日 平成6年(1994)10月21日

(51)Int.Cl.⁵
G 0 6 F 15/78
1/26

識別記号 510 P 7323-5L
E 7323-5L

7165-5B

F I

G 0 6 F 1/00

3 3 5 C

技術表示箇所

審査請求 未請求 請求項の数 1 O L (全 7 頁)

(21)出願番号 特願平5-81578

(22)出願日 平成5年(1993)4月8日

(71)出願人 000232036

日本電気アイシーマイコンシステム株式会社
神奈川県川崎市中原区小杉町1丁目403番
53

(72)発明者 山口 貴之

神奈川県川崎市中原区小杉町一丁目403番
53日本電気アイシーマイコンシステム株式会社内

(72)発明者 高津戸 欣久

神奈川県川崎市中原区小杉町一丁目403番
53日本電気アイシーマイコンシステム株式会社内

(74)代理人 弁理士 京本 直樹 (外2名)

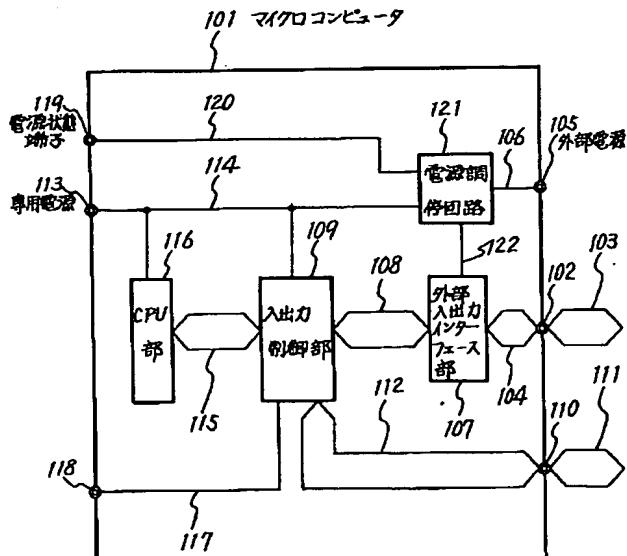
(54)【発明の名称】 マイクロコンピュータ

(57)【要約】

【目的】開発支援装置で使用するマイクロコンピュータにおいて、開発装置側の電源が遮断されても入出力制御を可能とする。

【構成】マイクロコンピュータ外部と入出力をするための端子群と、外部電源と専用電源の各端子105, 113と、2つの電源を調停するための調停回路121を設けることにより、外部電源が入っているかを検出し、電源の切換えを行うことにより入出力の制御を可能とする。

【効果】開発装置の電源が遮断されても、専用電源側からの電源供給を可能とし、入出力制御ができ、実行履歴データが得られる。



【特許請求の範囲】

【請求項1】 マイクロコンピュータ外部と入出力処理をする外部入出力信号群を備えるマイクロコンピュータにおいて、前記マイクロコンピュータ外部との入出力処理を制御する外部入出力インターフェース部と、この外部入出力インターフェース部を動作させるために前記マイクロコンピュータ外部より供給される外部電源信号の端子と、前記外部入出力インターフェース部から入力される信号により動作する入出力制御部と、この入出力制御部を動作させるための専用電源信号の端子と、この端子から入力される専用電源信号と前記外部電源信号の端子より入力される外部電源信号との調停を行う電源調停回路と、この電源調停回路より出力される外部入出力インターフェース電源信号線と、前記電源調停回路で前記外部電源信号が入力されているかを判定し前記マイクロコンピュータ外部に出力するための電源状態端子と、前記マイクロコンピュータ内部のCPU部と前記入出力制御部とをつなぐ入出力CPU信号線群と、前記入出力インターフェース部で変換されたマイクロコンピュータが認識可能な値を前記マイクロコンピュータ外部へ出力するための外部入出力実行履歴用端子群とを備えることを特徴とするマイクロコンピュータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、マイクロコンピュータに関し、特に開発支援装置接続時のマイクロコンピュータの電源制御回路に関する。

【0002】

【従来の技術】 従来のマイクロコンピュータのブロック図を示す図3を参照すると、このマイクロコンピュータ201は、専用電源端子213より専用電源信号214を介して供給される電源信号、および外部電源端子205より外部電源信号206を介して入力される電源信号により動作する。外部入出力インターフェース部207は、外部電源端子205にかかる電圧が例えば2.7~6.0[V]の範囲で変動する。開発支援装置は5

[V] 固定であり、開発支援装置側の電圧を固定する必要があるため、入出力制御部109およびCPU部116に対して専用電源端子213より専用電源信号214を介して供給される電源信号により動作させる。

【0003】 また、通常の命令実行時にCPU部116で入出力命令を実行した場合、CPU信号群115を介して情報の入出力をを行う。CPU部116から受け取った情報のCPU信号群115に対して、入出力制御部109はマイクロコンピュータ201外部に対して入出力制御信号117を入出力選択端子118より出力し、かつ入出力制御部109は入出力制御信号群108を出力する。外部入出力インターフェース部207は入出力信号群108を外部電源端子205より入力される外部電源信号206の電圧レベルに変換した信号を内部入出力信

号群104として出力し、外部入出力端子群102を介してマイクロコンピュータ201の外部入出力信号群103よりデータの授受を行う。

【0004】 また、入力制御部109は実行履歴記憶回路が判断可能な信号群を内部入出力実行履歴用信号群112を通して外部入出力実行履歴用端子群110に出力する。出力された外部入出力実行履歴用信号群111を実行履歴回路に電圧変換なしで書き込む。

【0005】 前記マイクロコンピュータを使用した従来10の開発支援装置を示す図4を参照すると、この従来の開発支援装置301は、開発支援装置用として図3の前記マイクロコンピュータ201が実装されていた。

【0006】 接続形態としては、開発対象装置306上に実装されるマイクロコンピュータのかわりにマイクロコンピュータ接続部307に、従来の開発支援装置301が接続され、従来の開発支援装置301内に実装されているマイクロコンピュータ201が開発対象装置306上に実装されるマイクロコンピュータのかわりに動作する。この時、開発対象装置306に電源入力がある場合20には、電源信号は開発対象装置電源端子302を介して開発装置電源信号308を開発装置電源検出部305に出力し、この開発装置電源検出部305は開発装置電源信号308が入力されることにより開発支援装置外部電源信号304を外部電源端子205に出力し、マイクロコンピュータ201は外部電源端子205より入力される電源信号により外部入出力端子群102に入出力する信号を生成することが可能となる。

【0007】 次に開発対象装置306に電源入力がない場合には、電源信号は開発対象装置電源端子302から開発装置電源信号308が出力されないので、開発装置電源検出部305は開発支援装置外部電源信号304を出力せずにマイクロコンピュータ201は外部電源端子205より電源信号が入力されないので外部入出力端子群102に入出力する信号を生成することが不可能となる。

【0008】 またマイクロコンピュータ201に対しては開発支援装置用電源310から開発支援装置電源信号309を介してマイクロコンピュータ201の外部電源端子213に供給される。開発対象装置306の開発40対象装置入出力端子群313に入力されている外部入出力信号群103および開発対象装置入出力制御端子312に入力されている外部入出力制御信号311は、それぞれ従来の開発支援装置301内の外部入出力端子群102と入出力制御端子群118に接続される。実行履歴を記憶する場合、外部入出力実行履歴用端子群110から出力されるデータを、外部入出力実行履歴信号群111を介して、実行履歴記憶回路303に書き込んでいた。

【0009】

【発明が解決しようとする課題】 上述したマイクロコン

ピュータは、通常の使用では問題ないが、マイクロコンピュータの開発支援装置において、開発対象装置側の電源が遮断されると、マイクロコンピュータの入出力制御が動作しなくなるという問題点があった。

【0010】

【課題を解決するための手段】本発明の構成は、マイクロコンピュータ外部と入出力処理をする外部入出力信号群を備えるマイクロコンピュータにおいて、前記マイクロコンピュータ外部との入出力処理を制御する外部入出力インターフェース部と、この外部入出力インターフェース部を動作するために前記マイクロコンピュータ外部より供給される外部電源信号の端子と、前記外部入出力インターフェース部から入力される信号により動作する入出力制御部と、この入出力制御部を動作させるための専用電源信号の端子と、この端子から入力される専用電源信号と前記外部電源信号の端子より入力される外部電源信号との調停を行う電源調停回路と、この電源調停回路より出力される外部入出力インターフェース電源信号線と、前記電源調停回路で前記外部電源信号が入力されているかを判定し前記マイクロコンピュータ外部に出力するための電源状態端子と、前記マイクロコンピュータ内部のCPU部と前記入出力制御部とをつなぐ入出力CPU信号線群と、前記入出力インターフェース部で変換されたマイクロコンピュータが認識可能な値を前記マイクロコンピュータ外部へ出力するための外部入出力実行履歴用端子群とを備えることを特徴とする。

【0011】

【実施例】本発明の一実施例のマイクロコンピュータを示す図1において、この実施例は、電源調停回路121を有する以外は、図3と共にあるから同図と共に参照数字で示す。

【0012】このマイクロコンピュータ101は、専用電源端子113より専用電源信号114を介して供給される電源信号および外部電源端子105より外部電源信号106を介して供給される電源信号の2つの電源により動作する。外部入出力インターフェース部107に対する電源は、電源調停回路121が外部電源信号106の入力状態を検出し入力されていない場合は専用電源信号114を、他の場合は外部電源信号106を選択し、外部入出力インターフェース部電源信号122を介して外部入出力インターフェース部107に供給する。このとき、判定した外部電源信号106の判定結果を電源状態信号120を介して電源状態端子119より出力する。

【0013】また、通常の命令実行時にCPU部116で入出力命令を実行した場合、CPU信号群115を介して情報の入出力をう。CPU信号群115の情報に対して、入出力制御部109は、マイクロコンピュータ101外部に対して入出力選択信号117を入出力選択端子118より出力し、かつ入出力制御信号群108、外部入出力インターフェース部107、内部入出力信号群

104、外部入出力端子群102を介して、マイクロコンピュータ101の外部入出力信号群103とデータの授受を行う。

【0014】入出力制御部109は、実行履歴記憶回路が判断可能な信号群を内部入出力実行履歴用信号群112を通して外部入出力実行履歴用端子群110に出力する。出力された外部入出力実行履歴用信号群111を実行履歴記憶回路に電圧変換なしで書き込む。

【0015】図1のマイクロコンピュータ101を使用した開発支援装置の一例を示す図2を参照すると、図4の従来のマイクロコンピュータを使用した開発支援装置との違いは、従来の開発支援装置(図4)が開発対象装置306から出力される開発装置電源信号308を開発装置電源検出部305により電源検出していたのに対して、この開発支援装置(図2)では、開発対象装置306から出力される開発装置電源信号308をマイクロコンピュータ101の内部で判断し、開発装置電源検出部405で判断可能な開発装置電源検出信号413を電源状態端子119から出力することにより、開発装置電源検出部405で電源検出が可能となる点である。

【0016】尚、以上の説明において、マイクロコンピュータ外部と入出力処理をするための端子群を外部入出力信号群と称し、マイクロコンピュータ外部との入出力処理を行う部分を外部入出力インターフェース部と称し、外部入出力インターフェース部を動作させるためにマイクロコンピュータ外部より供給される第1の電源信号を外部電源信号と称し、外部入出力インターフェース部との信号により入出力動作を行う部分を入出力制御部と称し、入出力制御部を動作させるためにマイクロコンピュータ外部より供給される第2の電源信号を専用電源信号と称し、マイクロコンピュータ内部の中央処理部分をCPU部と称し、入出力制御部とをつなぐ信号群をCPU信号群と称し、前記外部入出力インターフェース部と入出力制御部とをつなぐ信号群を入出力制御信号群と称する。

【0017】

【発明の効果】以上説明した通り、本発明は、マイクロコンピュータの開発支援装置において、開発装置側の電源が遮断された場合でも、専用電源側からの電源供給によりマイクロコンピュータの入出力制御ができ、実行履歴データが得られ、高い信頼性が確保できる。

【図面の簡単な説明】

【図1】本発明の一実施例のブロック図である。

【図2】図のマイクロコンピュータを使用した開発支援装置の一例のブロック図である。

【図3】従来のマイクロコンピュータのブロック図である。

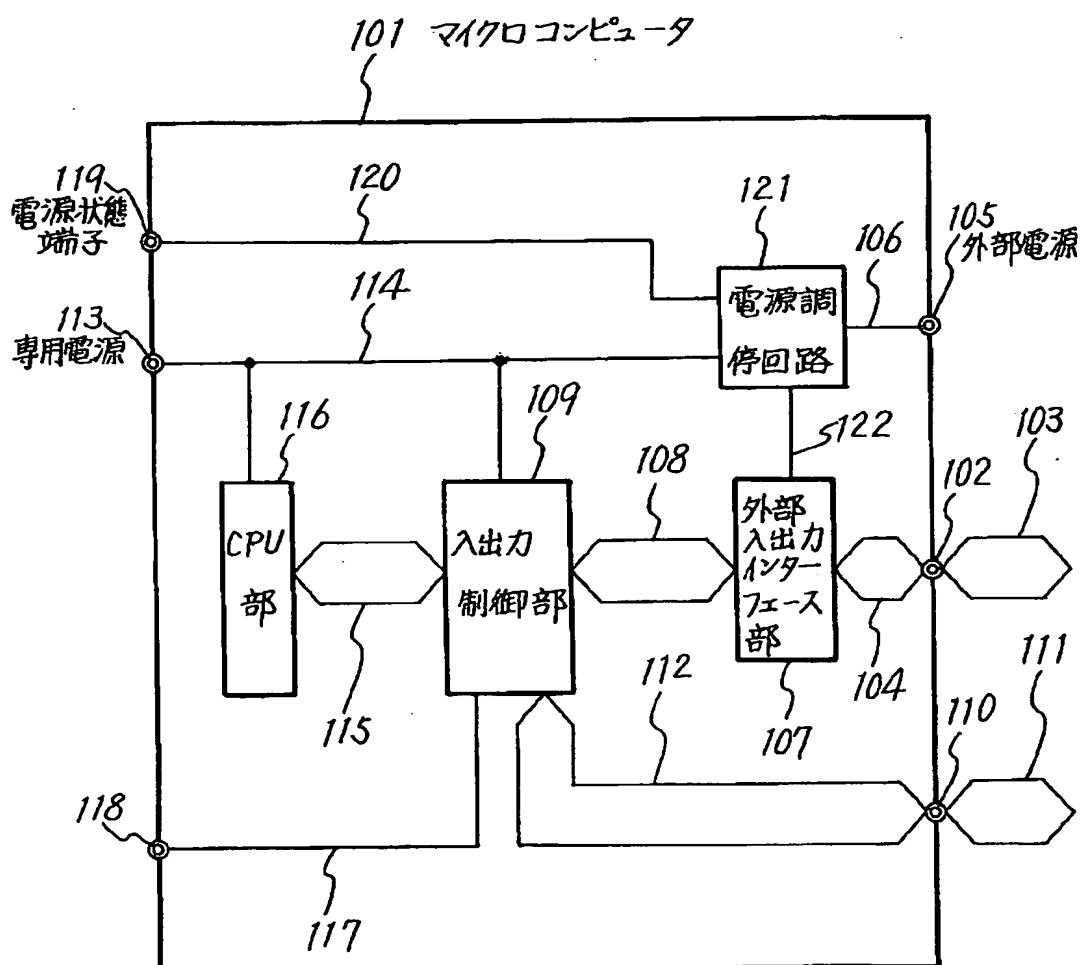
【図4】図3のマイクロコンピュータを使用した開発支援装置の一例のブロック図である。

【符号の説明】

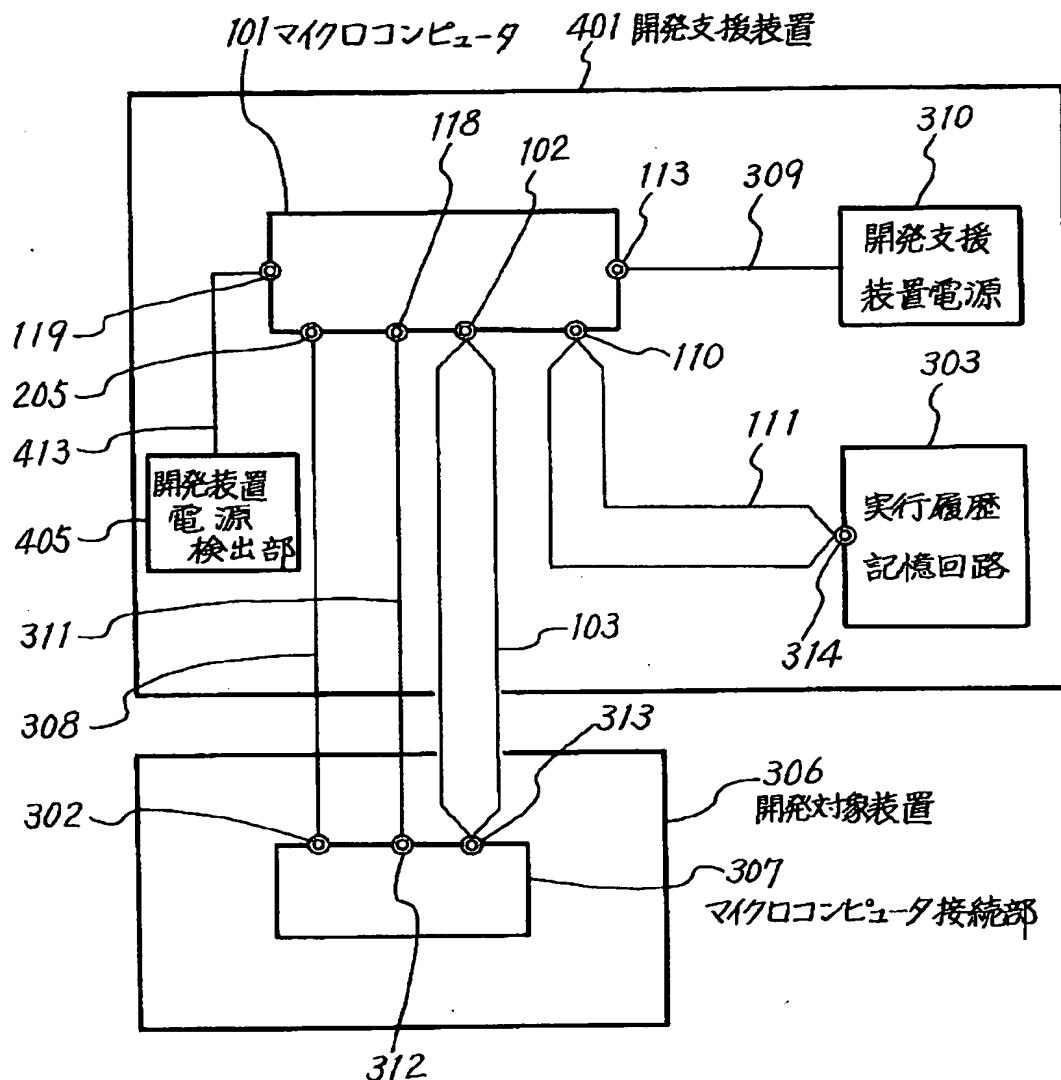
- 102 外部入出力端子群
 103 外部入出力信号群
 104 内部入出力信号群
 105, 205 外部電源端子
 106, 206 外部電源信号
 107, 207 外部入出力インターフェース部
 108 入出力制御信号群
 109 入出力制御部
 110 外部入出力実行履歴用端子群
 111 外部入出力実行履歴用信号群
 112 内部入出力実行履歴用信号群
 113, 213 専用電源端子
 114, 214 専用電源信号
 115 CPU信号群
 116 CPU部
 117 入出力制御信号
 118 入出力制御端子
 119 電源状態端子

- 120 電源状態信号
 121 電源調停回路
 122 外部入出力インターフェース部電源信号
 301, 401 開発支援装置
 302 開発装置電源端子
 303 実行履歴記憶回路
 304 開発支援装置外部電源信号
 305, 405 開発装置電源検出部
 306 開発対象装置
 307 マイクロコンピュータ接続部
 308, 413 開発装置電源信号
 309 開発支援装置電源信号
 310 開発支援装置電源
 311 外部入出力選択信号
 312 開発対象装置入出力制御端子
 313 開発対象装置外部入出力端子群
 314 実行履歴記憶回路入出力端子群

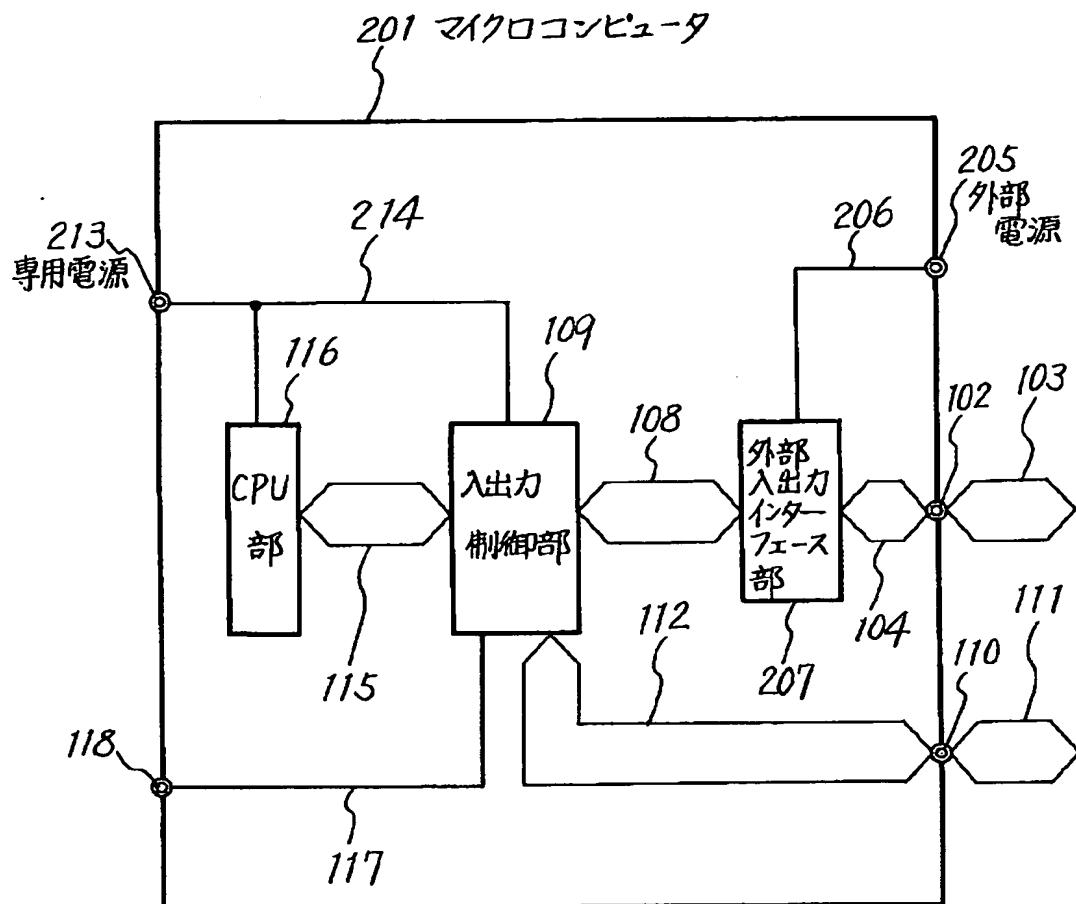
【図1】



【図2】



【図3】



【図4】

